

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention relates to processing of the copper film used for the wiring in a semiconductor device and semiconductor devices, such as a semiconductor integrated circuit, and the manufacture method of this wiring structure.

[0002]

[Description of the Prior Art] Now, in semiconductor devices, such as a semiconductor integrated circuit, the material which makes copper or copper a principal component may be used for wiring. In such a case, since a copper atom is spread in an insulator layer, and results in a semiconductor substrate and the malfunction of a transistor is not produced, a copper film is wrapped by using a titanium nitride, a tantalum nitride, a nitriding tungsten, etc. as a barrier metal layer, and it is made to isolate from an insulator layer in many cases. As shown in drawing 13 (a), the wiring formed in the semiconductor substrate is usually embedded in the wiring slot on the insulator layer. Drawing 13 is the cross section of a semiconductor substrate. The layer insulation film 101 which becomes the semiconductor substrates 100, such as silicon with which semiconductor devices, such as an integrated circuit, were formed, from a silicon oxide etc. is formed, and the wiring slot is formed in this front face. The barrier metal layers 102, such as TiN and TaN, are formed in the side attachment wall of this wiring slot, and the alloy film which makes a copper film 103 or copper a principal component is embedded in it. Thus, the copper of a wiring portion diffused the conventional wiring on the layer insulation film from the upper part without barrier metal, and it may have had the bad influence on the semiconductor device formed in the semiconductor substrate 100. Moreover, since flattening of the front face of the layer insulation film 101 and the copper film 103 embedded at this is carried out by the CMP method etc., the problem that will not be able to recognize a pattern edge but a pattern gap will arise in the case of lithography also exists.

[0003] The method of retreating the wiring portion 103, i.e., a copper film, from the front face of the layer insulation film 101 by etching can be taken to these problems (drawing 13 (b)). It becomes possible by making it such a configuration to set a pattern correctly. Moreover, as shown in drawing 13 (c), structure which embeds the barrier metal layer 104 or other cap layers in the upper part, and covers may be formed. If it is made such structure, the operation effect that diffusion of the copper from the upper part is suppressed will arise. Furthermore, since it is lost that copper is exposed to direct etching atmosphere in case beer wiring (contact wiring) with the upper wiring is formed by using a conductive material for a cap layer, a corrosion can occur or the danger of *****ing and disconnecting can be reduced.

[0004]

[Problem(s) to be Solved by the Invention]

PAT-NO: JP02001210630A

DOCUMENT-IDENTIFIER: JP 2001210630 A

TITLE: COPPER OXIDE FILM FORMING METHOD, COPPER FILM
ETCHING
METHOD, SEMICONDUCTOR MANUFACTURING METHOD,
SEMICONDUCTOR
MANUFACTURING APPARATUS AND THE SEMICONDUCTOR
DEVICE

PUBN-DATE: August 3, 2001

INVENTOR-INFORMATION:

NAME	COUNTRY
UOZUMI, NOBUHIRO	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
TOSHIBA CORP	N/A

APPL-NO: JP2000015653

APPL-DATE: January 25, 2000

INT-CL (IPC): H01L021/308, H01L021/28 , H01L021/288

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a copper film surface etching method, in which the copper film is oxidized and the oxide product is eliminated by acid, alkaline or the like, a copper oxide film forming method, in which the roughness of the copper film surface after the etching treatment is reduced and which can be performed in a short time and in a proper precision in few steps, a copper film etching method and a semiconductor device manufacturing method.

SOLUTION: A copper oxide film 5, including an ammonia complex on the surface, is formed by exposing the surface of a copper wire 3 to a mixed liquid of an ammonia liquid adjusted at pH=8 to 10 and a hydrogen peroxide liquid, which is embedded in a wiring of an insulating film 1 and is enclosed by a

barrier metal layer 2. After that, etching of the copper oxide film 5 is selectively made by a weak acid, having a weak oxidation as a dilute hydrochloric or alkaline as an ammonia liquid and so on. After that, a barrier metal layer 4 is formed on the surface. The etching for copper, in which the surface is not roughened and which difficult in the past can be performed, the oxidation and the etching can be performed safely by use of inexpensive liquids and the barrier metal layer can be stably formed.

COPYRIGHT: (C)2001,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-210630

(P2001-210630A)

(43) 公開日 平成13年8月3日(2001.8.3)

(51) Int.Cl. ⁷	識別記号	F I	テマコード(参考)
H 0 1 L	21/308	H 0 1 L	F 4 M 1 0 4
	21/28		E 5 F 0 4 3
	21/288		M

審査請求 未請求 請求項の数21 OL (全 14 頁)

(21) 出願番号 特願2000-15653(P2000-15653)

(22) 出願日 平成12年1月25日(2000.1.25)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 魚住 宜弘

神奈川県横浜市磯子区新杉田町8番地 株

式会社東芝横浜事業所内

(74) 代理人 100097629

弁理士 竹村 壽

Fターム(参考) 4M104 BB30 BB32 BB33 DD37 DD43

DD51 DD64 DD86 DD89 FF16

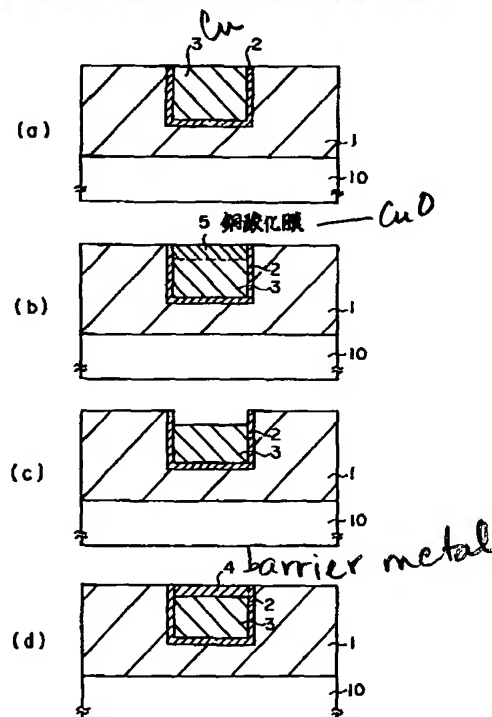
5F043 AA26 BB18 DD02 EE08 GG03

(54) 【発明の名称】 銅酸化膜の形成方法、銅膜のエッチング方法、半導体装置の製造方法、半導体製造装置及び半導体装置

(57) 【要約】

【課題】 銅膜を酸化させその酸化物を酸又はアルカリ等で除去して銅膜表面をエッチングする方法であってエッチング処理を行った後の銅膜表面の荒れが少なく少ない工程で短時間に精度良く行うことができる銅酸化膜の形成方法、銅膜のエッチング方法及び半導体装置の製造方法を提供する。

【解決手段】 pH=8~10に調整したアンモニア水と過酸化水素水の混合液に絶縁膜1の配線溝に埋め込まれバリア金属層2に囲まれた銅配線3の表面を曝すことにより表面にアンモニア錯体を含む銅酸化膜5を形成する。その後、希塩酸などの酸化力の弱い酸か希アンモニア水などのアルカリで銅酸化膜5を選択的にエッチングする。その後表面にバリア金属層4を形成する。従来困難であった表面を荒らさない銅のエッチングが可能になり、安全で安価な薬液による酸化及びエッチングが短時間で行えバリア金属層が安定して形成される。



【特許請求の範囲】

【請求項1】 pH=8~10もしくはpH=9~10に調整したアンモニア水と過酸化水素水の混合液を銅膜表面に接触させて銅のアンモニア錯体を含む銅の酸化膜を形成する工程を備えたことを特徴とする銅酸化膜の形成方法。

【請求項2】 pH=8~10もしくはpH=9~10に調整したアンモニア水と過酸化水素水の混合液を銅膜表面に接触させて銅のアンモニア錯体を含む銅の酸化膜を形成する工程と、前記表面に酸化膜を形成した銅膜をpH=10~11に調整したアンモニア水と過酸化水素水の混合液に曝す工程とを備えたことを特徴とする銅酸化膜の形成方法。

【請求項3】 過酸化水素水により銅膜表面に酸化膜を形成する工程と、前記酸化膜を形成した銅膜をpH=10~11に調整したアンモニア水と過酸化水素水の混合液に曝して銅のアンモニア錯体を含む銅の酸化膜を形成する工程を備えたことを特徴とする銅酸化膜の形成方法。

【請求項4】 請求項1乃至請求項3のいずれかに記載された銅酸化膜の形成方法により前記銅膜表面に銅のアンモニア錯体を含む銅の酸化膜を形成する工程と、前記銅の酸化膜を選択的に前記銅膜から除去する工程を備えたことを特徴とする銅膜のエッチング方法。

【請求項5】 前記銅酸化膜を除去する工程が酸もしくはアルカリによることを特徴とする請求項4に記載の銅膜のエッチング方法。

【請求項6】 半導体基板上の絶縁膜に形成された配線溝又はコンタクト孔に配線もしくはコンタクト配線となる銅膜を埋め込む工程と、

請求項1乃至請求項3のいずれかに記載された銅酸化膜の形成方法により、前記銅膜表面に銅のアンモニア錯体を含む銅の酸化膜を形成する工程と、前記銅の酸化膜を前記銅膜から選択的に除去する工程を備えたことを特徴とする半導体装置の製造方法。

【請求項7】 前記銅の酸化膜が除去された前記銅膜表面は、前記配線溝もしくはコンタクト孔の側壁に近い領域ほど深くエッチングされていることを特徴とする請求項6に記載の半導体装置の製造方法。

【請求項8】 前記配線溝又はコンタクト孔もしくは配線溝及びコンタクト孔と前記埋め込まれた銅膜との間にはバリアメタル層が介在していることを特徴とする請求項6又は請求項7に記載の半導体装置の製造方法。

【請求項9】 前記銅の酸化膜を前記銅膜から除去した後、前記銅膜上にバリアメタル層を形成する工程をさらに備えたことを特徴とする請求項6乃至請求項8のいずれかに記載の半導体装置の製造方法。

【請求項10】 前記配線溝又はコンタクト孔もしくは配線溝及びコンタクト孔と前記埋め込まれた銅膜との間に介在している前記バリアメタル層と前記銅膜上に形成

されている前記バリアメタル層とは異なる材料から構成されていることを特徴とする請求項9に記載の半導体装置の製造方法。

【請求項11】 前記銅の酸化膜を除去した銅膜表面をアンモニア水にさらす工程をさらに備えたことを特徴とする請求項6乃至請求項10のいずれかに記載の半導体装置の製造方法。

【請求項12】 前記半導体基板を1000rpm以上、1600rpm以下の条件で回転させた状態で前記銅膜表面をアンモニア水にさらすことを特徴とする請求項11に記載の半導体装置の製造方法。

【請求項13】 半導体基板上の絶縁膜に形成された配線溝又はコンタクト孔に配線金属を堆積して前記配線溝又はコンタクト孔に充填する工程と、前記配線金属を研磨して前記絶縁膜を露出する工程と、前記半導体基板を洗浄する工程と、前記配線溝又はコンタクト孔に埋め込まれた前記配線金属表面をリセスエッチングする工程を具備し、前記研磨工程、前記洗浄工程及び前記リセスエッチング工程の少なくとも2工程で用いる薬液の主たる成分が同一であることを特徴とする半導体装置の製造方法。

【請求項14】 半導体基板上に金属乃至金属化合物を堆積させる工程と、前記金属乃至金属化合物の不要部分をエッチング除去する工程とを具備し、前記金属乃至金属化合物を堆積させる工程は、メッキ工程を含み、前記メッキ工程で用いるメッキ液は、メッキ対象成分と塩もしくは錯体を形成する成分が前記エッチング除去工程で用いる薬液の主たる成分と同一であることを特徴とする半導体装置の製造方法。

【請求項15】 前記薬液の主たる酸化剤が過酸化水素又はオゾンであることを特徴とする請求項14に記載の半導体装置の製造方法。

【請求項16】 前記薬液の主たる酸成分が硫酸又はシアン化水素酸であることを特徴とする請求項14又は請求項15に記載の半導体装置の製造方法。

【請求項17】 不要部分をエッチング除去する工程後の前記薬液に含まれる酸化剤を除去する工程と、前記薬液中の金属イオン濃度を前記メッキ液中の金属イオン濃度とほぼ同一にする工程と、前記酸化剤を除去した薬液をメッキ液として用いる工程とをさらに具備したことを特徴とする請求項14乃至請求項16のいずれかに記載の半導体装置の製造方法。

【請求項18】 請求項14乃至請求項17のいずれかに記載の半導体装置の製造方法に用いる半導体製造装置において、前記薬液に含まれる酸化剤を除去する手段と、前記薬液中の金属イオン濃度を前記メッキ液中の金属イオン濃度とほぼ同一にする手段と、前記酸化剤を除去した薬液をメッキ液として用いる手段とを具備したことを特徴とする半導体製造装置。

【請求項19】 半導体基板と、
前記半導体基板上の絶縁膜に形成された配線溝もしくは
コンタクト孔に埋め込まれた金属膜と、
前記配線溝もしくはコンタクト孔に前記金属膜表面を被
覆するように形成されたバリア金属層とを備え、
前記金属膜表面は、前記配線溝もしくはコンタクト孔の
中央部で最も高く前記配線溝もしくはコンタクト孔周辺
にかけて低くなっていることを特徴とする半導体装置。

【請求項20】 前記金属膜は、前記配線溝もしくはコン
タクト孔にバリア金属を介して埋め込まれていること
を特徴とする請求項19に記載の半導体装置。

【請求項21】 前記金属膜表面を被覆するように形成
されたバリア金属が前記配線溝もしくはコンタクト孔
に埋め込まれた構造になっていることを特徴とする請求
項19又は請求項20に記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体集積回路等
の半導体装置及び半導体装置における配線に用いる銅膜
の加工及びこの配線構造の製造方法に関するものであ
る。

【0002】

【従来の技術】現在、半導体集積回路などの半導体装置
では銅もしくは銅を主成分とする材料を配線に用いる場
合がある。このような場合、銅の原子が絶縁膜に拡散し
て半導体基板に至り、トランジスタの誤動作を生じさせ
ないために、窒化チタンや窒化タンタル、窒化タングス
テンなどをバリア金属層として銅膜を包んで絶縁膜から
隔離するようにすることが多い。図13(a)に示す
ように、半導体基板に形成された配線は、通常、絶縁膜
の配線溝に埋め込まれている。図13は、半導体基板の
断面図である。集積回路などの半導体素子が形成された
シリコンなどの半導体基板100にシリコン酸化膜など
からなる層間絶縁膜101が形成されており、この表面
に配線溝が形成されている。この配線溝の側壁には、T
i NやTa Nなどのバリア金属層102が形成され、
銅膜103もしくは銅を主成分とする合金膜がその中に
埋め込まれている。この様に、従来の配線は、配線部分
の銅がバリア金属の無い上部から層間絶縁膜に拡散
し、半導体基板100に形成された半導体素子に悪影響
を及ぼす可能性があった。また、層間絶縁膜101とこれ
に埋め込まれた銅膜103の表面は、CMP方法など
により平坦化されているためリソグラフィの際にパター
ンエッジが認識できずパターンずれが生じてしまうとい
う問題も存在している。

【0003】これらの問題に対して、配線部分、即ち銅
膜103をエッチングにより層間絶縁膜101の表面より後
退させる方法を取ることができ（図13
(b)）。このような形状にすることによりパターンを
正確に合わせることが可能となる。また、図13(c)

に示すように、その上部にバリア金属層104もしくは
はその他のキャップ層を埋め込んで蓋をするような構造
を形成する場合がある。このような構造にすると、上部
からの銅の拡散が抑えられるという作用効果が生じる。
さらに、キャップ層を導電性の材料を用いることにより
上層の配線とのビア配線（コンタクト配線）を形成する
際に銅が直接エッチング雰囲気中に晒されることがなくな
るので、コロージョンが発生したり、エッチングされて
断線する危険性が低減できる。

10 【0004】

【発明が解決しようとする課題】前述したこれら従来の
配線構造を形成する方法として、ウェットエッチングを
用いる方法とドライエッチングを用いる方法がある。ド
ライエッチングにはR I E (Reactive Ion Etching) と呼
ばれる異方性エッチングとC D E (Chemical Dry Etchin
g) と呼ばれる等方性エッチングがあり、これらを用いた
方法でも銅のエッチングが可能である。しかし、これら
ドライエッチングは原料ガスとしてC F 系のガスを用い
ることが多く、地球環境に対して非常に悪影響を与える
という問題がある。また、エッチング後に副生産物が堆
積するため、それを除去するためのウェット処理を行う
場合が多く、ウェット処理に比べて工程数的にもコスト
的にも問題が多い。そこで、注目されるのがウェットエ
ッチングである。銅は、塩酸やフッ酸、希硫酸、酢酸、
シアン化水素酸などの酸化力の弱い酸には殆ど溶解しな
いが、酸化力のある酸性の薬液によりエッチングされ
る。具体的には、熱濃硫酸、硝酸、亜硝酸、リン酸など
である。また、例えば、塩酸+過酸化水素水、塩酸+オ
ゾン水、フッ酸+過酸化水素水のように過酸化水素やオ
ゾンもしくは酸素などを混合することにより酸化力を持
たせた酸にも溶解する。さらに、銅と可溶性の錯体を作
る物質、例えば、アンモニア、アミノ基をもつ物質（エ
チレンジアミンなど）、シアン化物（K C Nなど）など
でもエッチングされ、これらに過酸化水素水などを混合
して酸化力を持たせるとエッチングが加速されることが
多い。

40 【0005】通常、アンモニア水と過酸化水素水、塩酸
と過酸化水素水の混合液は、洗浄用の薬液として用いら
れ、それぞれSC 1、SC 2と呼ばれている。市販され
ているアンモニア水や塩酸、過酸化水素水の濃度は、2
0～35%程度であることが多く、ほとんどの場合SC
1、SC 2は、これらと純水とを体積比1：1：5～
1：1：7程度で混合して用いている。このような条件
で混合した液に銅を浸すとエッチングされる。しかし、
前述の条件のSC 1やSC 2で銅のエッチングを行う
と、金属光沢を有していた表面が白濁化して光沢がなくな
ってしまう。また、硝酸や熱濃硫酸など先に述べた様
々な薬液を用いて銅をエッチングしても表面は、白濁す
る。これは、液温を上げればさらに顕著になる。表面が
白濁するのは、エッチングにより銅表面が荒れてしまっ

たためで、配線で使用した場合には表面の荒れが大きくなると、膜厚のバラツキや表面散乱の影響で実質的な抵抗が上昇したり、上層の配線とのコンタクト不良が発生したりする可能性があり問題となる。そこで、なるべく表面が荒れないような条件でエッチングを行う必要がある。

【0006】また、銅のエッチングの方法として、銅膜を酸化させその酸化物を酸などで除去する方法が提案されている。例えば、特開平2-306631号公報には、銅膜に酸素をイオン注入した後アニールを行う、もしくは酸素プラズマ処理を行うといった方法で酸化物を作り、希硫酸もしくは酢酸でエッチングする方法が提案されている。また、特開平10-233397号公報には、拡散炉やRTA炉もしくはオープン内で室温以上の酸素(O_2)もしくはオゾン(O_3)雰囲気銅膜を曝すことにより銅酸化膜を形成し、希硫酸や希硫酸でウェットエッチングしたり、ドライエッチングやCMPにより除去する方法が提案されている。ところが、これらの方法でもエッチング後の銅の表面は荒れてしまうことが多い。特に酸化膜厚を厚くしようとして温度を高温にするほどその傾向が強い。本発明は、このような事情によりなされたものであり、銅膜を酸化させその酸化物を酸もしくはアルカリなどで除去することにより銅膜の表面をエッチングする方法において、エッチング処理を行った後の銅膜表面が荒れてしまうことが少なく、少ない工程で短時間に精度良く行うことができる銅酸化膜の形成方法、銅膜のエッチング方法、半導体装置の製造方法及び半導体装置を提供する。

【0007】

【課題を解決するための手段】本発明は、銅配線の形成において、 $pH=8\sim 10$ に調整したアンモニア水と過酸化水素水の混合液(SC1)に銅を曝すことにより表面にアンモニア錯体を含む銅酸化膜を形成し、その後、希硫酸などの酸化力の弱い酸か、もしくは希アンモニア水などのアルカリで銅酸化膜を選択的にエッチングすることに特徴がある。また、エッチングを短時間化するために、 $pH=8\sim 10$ に浸して酸化膜を形成した後、通常ならば銅がエッチングされるはずの $pH=10\sim 11$ に調整したSC1に浸すことにより、さらに厚膜のアンモニア錯体を含んだ銅酸化膜が形成され、これを塩酸、酢酸、希硫酸、シアン化水素酸などの酸化力の弱い酸か、希アンモニア水などのアルカリで銅酸化膜を選択的にエッチングする。また、グリシンやアラニンのような中性アミノ酸の水溶液のように、液性は中性を示しても銅と錯体を作って溶解するようなものでも銅酸化膜を選択的にエッチングすることができる。このような酸化膜形成及びエッチング処理により、これまで困難であった表面を荒らさない銅のエッチングが可能になり、安全で安価な薬液による酸化及びエッチングが短時間で、その結果、配線構造の表面に被覆されるバリアメタル層

が安定して形成される。

【0008】即ち、本発明の銅酸化膜の形成方法は、 $pH=8\sim 10$ もしくは $pH=9\sim 10$ に調整したアンモニア水と過酸化水素水の混合液を銅膜表面に接触させて銅のアンモニア錯体を含む銅酸化膜を形成する工程を備えたことを特徴としている。また、本発明の銅酸化膜の形成方法は、 $pH=8\sim 10$ もしくは $pH=9\sim 10$ に調整したアンモニア水と過酸化水素水の混合液を銅膜表面に接触させて銅のアンモニア錯体を含む銅の酸化膜を形成する工程と、前記表面に酸化膜を形成した銅膜を $pH=10\sim 11$ に調整したアンモニア水と過酸化水素水の混合液に曝す工程とを備えたことを特徴としている。また、本発明の銅酸化膜の形成方法は、過酸化水素水により銅膜表面に酸化膜を形成する工程と、前記酸化膜を形成した銅膜を $pH=10\sim 11$ に調整したアンモニア水と過酸化水素水の混合液に曝して銅のアンモニア錯体を含む銅の酸化膜を形成する工程を備えたことを特徴としている。前記銅の酸化膜の形成方法は、最初に過酸化水素水のみもしくはアンモニア水を加えて $pH=8\sim 10$ もしくは $pH=9\sim 10$ に調整した混合液に銅膜表面を接触させて、前記表面に銅酸化膜を形成し、最終的に $pH=10\sim 11$ に調整したアンモニア水と過酸化水素水の混合液に曝すなら、その途中は多段階に分けて断続的に pH を変化させても良いし、連続的に変化させても良い。本発明の銅膜のエッチング方法は、上記のいずれかの銅酸化膜の形成方法により前記銅膜表面に銅のアンモニア錯体を含む銅の酸化膜を形成する工程と、前記銅の酸化膜を選択的に前記銅膜から除去する工程を備えたことを特徴としている。前記銅の酸化膜を酸もしくはアルカリにより除去するようにしても良い。

【0009】本発明の半導体装置の製造方法は、半導体基板上に形成された絶縁膜表面の配線溝又はコンタクト孔もしくは配線溝及びコンタクト孔に配線もしくはコンタクト配線となる銅膜を埋め込む工程と、前記銅酸化膜の形成方法のいずれかにより、前記銅膜表面に銅のアンモニア錯体を含む銅の酸化膜を形成する工程と、前記銅の酸化膜を前記銅膜から選択的に除去する工程を備えたことを特徴としている。前記銅の酸化膜が除去された前記銅膜表面は、前記配線溝もしくはコンタクト孔の側壁に近い領域ほど深くエッチングされているようにしても良い。前記配線溝又はコンタクト孔もしくは配線溝及びコンタクト孔と前記埋め込まれた銅膜との間にはバリアメタル層が介在しているようにしても良い。前記銅の酸化膜を前記銅膜から除去した後、前記銅膜上にバリアメタル層を形成する工程をさらに備えるようにしても良い。前記配線溝又はコンタクト孔もしくは配線溝及びコンタクト孔と前記埋め込まれた銅膜との間に介在している前記バリアメタル層と前記銅膜上に形成されている前記バリアメタル層とは異なる材料から構成されているようにしても良い。前記銅の酸化膜を除去した銅膜表面を

アンモニア水にさらす工程をさらに備えるようにしても良い。前記半導体基板を1000rpm以上、1600rpm以下の条件で回転させた状態で前記銅膜表面をアンモニア水に曝すようにしても良い。

【0010】また、本発明の半導体装置の製造方法は、半導体基板上の絶縁膜に形成された配線溝又はコンタクト孔に配線金属を堆積して前記配線溝又はコンタクト孔に充填する工程と、前記配線金属を研磨して前記絶縁膜を露出する工程と、前記半導体基板を洗浄する工程と、前記配線溝又はコンタクト孔に埋め込まれた前記配線金属表面をリセスエッチングする工程を具備し、前記研磨工程、前記洗浄工程及び前記リセスエッチング工程の少なくとも2工程で用いる薬液の主たる成分が同一であることを特徴としている。また、本発明の半導体装置の製造方法は、半導体基板上に金属乃至金属化合物を堆積させる工程と、前記金属乃至金属化合物の不要部分をエッチング除去する工程とを具備し、前記金属乃至金属化合物を堆積させる工程は、メッキ工程を含み、前記メッキ工程で用いるメッキ液は、メッキ対象成分と塩もしくは錯体を形成する成分が前記エッチング除去工程で用いる薬液の主たる成分と同一であることを特徴としている。前記薬液に添加される酸化剤が過酸化水素又はオゾンであるようにしても良い。前記薬液の主たる酸成分が硫酸又はシアン化水素酸であるようにしても良い。前記不要部分をエッチング除去する工程後の前記薬液に含まれている酸化剤を除去する工程と、前記薬液中の金属イオン濃度を前記メッキ液中の金属イオン濃度とほぼ同一にする工程と前記酸化剤を除去した薬液をメッキ液として用いる工程とをさらに具備するようにしても良い。

【0011】また、本発明の半導体製造装置は、上記した半導体装置の製造方法に用いる半導体製造装置であって、前記薬液に含まれている酸化剤を除去する手段と、前記薬液中の金属イオン濃度を前記メッキ液中の金属イオン濃度とほぼ同一にする手段と、前記酸化剤を除去した薬液をメッキ液として用いる手段とを具備したことを特徴としている。本発明の半導体装置は、半導体基板と、前記半導体基板上に形成された絶縁膜表面の配線溝又はコンタクト孔もしくは配線溝及びコンタクト孔に埋め込まれた金属膜と、前記配線溝又はコンタクト孔もしくは配線溝及びコンタクト孔内に前記金属膜の表面を被覆するように形成されたバリア金属層とを備え、前記金属膜表面は、前記配線溝もしくはコンタクト孔の側壁に近い領域ほど深くエッチングされていることを特徴としている。前記金属膜は、前記配線溝もしくはコンタクト孔にバリア金属を介して埋め込まれているようにしても良い。前記金属膜表面を被覆するように形成されたバリア金属が前記配線溝もしくはコンタクト孔に埋め込まれた構造にしても良い。即ち、銅膜などの金属膜表面は、配線溝の側壁に近いほどエッチング量が多く、いわゆる配線の肩が落ちた断面形状になっている。

【0012】したがって、その上に形成されているバリア金属層は、配線溝の側壁に近いほど膜が厚くなっている。このような形状は、本発明を実施する場合にはメリットになることが多い。例えば、コンタクト配線を形成するためにコンタクト孔をバリア金属層上に形成すると、コンタクト孔を形成するエッチング領域が合わせズレによって層間絶縁膜の一部入り込むことがある。このような状態で下層配線のバリア金属層を被覆する層間絶縁膜をエッチングすると、シリコン酸化膜などの層間絶縁膜のエッチングレートは、銅膜などの金属膜のエッチングレートより大きいので、層間絶縁膜のエッチングが進んで、この部分が大きくエッチングされる。配線の肩が落ちている場合は、深い部分の径が表面の平坦な場合の径より大きくなっている。したがって、この部分のアスペクト比は低く、バリア金属層を堆積させ、シード銅膜を堆積させることが容易になし得るようになる。なおコンタクト孔を形成するのはバリア金属層を埋め込む場合に限らない。

【0013】

20 【発明の実施の形態】以下、図面を参照して発明の実施の形態を説明する。本発明は、例えば、半導体装置の多層配線構造におけるビラープロセス、シングルダマシン構造、デュアルダマシン構造に適用される。

(1) ビラープロセスについて

30 図1は、多層配線が形成された半導体基板の断面図である。このプロセスにより形成されたビラー配線（コンタクト配線ともいう）は、下層配線と上層配線を接続する配線である。図1に示すように、層間絶縁膜に埋め込まれた下層配線を形成する。集積回路などの半導体素子が形成されたシリコンなどの半導体基板10にシリコン酸化膜などからなる層間絶縁膜1が形成されており、この表面に配線溝が形成されている。この配線溝の側壁には、Ta₂N₅、WN、TiNなどの導電性窒化物などのバリア金属層2が形成され、銅膜3もしくは銅を主成分とする合金膜がその中に埋め込まれる。このとき、バリア金属層2は、配線溝の中にのみ存在し、層間絶縁膜1の表面上には形成されていない（図1(a)）。バリア金属層を層間絶縁膜の配線溝を越えてその表面上にまで形成させておくことも可能である。次に、銅膜3の表面をエッチングにより層間絶縁膜1の表面より後退させる（図1(c)）。

40 【0014】そして、配線溝の上部には、スパッタリングやCVDなどの方法によりバリア金属を堆積させ、これをCMP法により研磨して配線溝の上部にバリア金属層4を埋め込む。バリア金属層4の材料は、バリア金属層2と同じでも良く、異なっても良い（図1(d)）。次に、タングステンなどのバリア金属層6、アルミニウム膜7及び必要に応じて導電性のエッチングストッパー8を順次積層し（図2(a)）、これらをパターニングしてビラー配線9を形成する（図2

(b))。次に、層間絶縁膜1の上にピラー配線9を被覆するようにシリコン酸化膜などの層間絶縁膜11を形成する(図3(a))。この層間絶縁膜11表面をCMP法により研磨してピラー配線9を露出させる。次に、層間絶縁膜11の上に上層の層間絶縁膜12を堆積させてこれに上層配線を埋め込む。上層配線は、配線溝に形成されたバリアメタル層13と、配線溝に埋め込まれた銅膜14と、この銅膜14の表面を被覆するバリアメタル層15から構成されている(図3(b))。このピラー配線9は、下層配線と上層配線を電氣的に接続する。この様なピラープロセスにおいて、本発明は、バリアメタル層4、15の形成に適用される。即ち、例えば、バリアメタル層4を形成する方法(図1参照)において、絶縁膜1に埋め込み形成された銅膜3の露出した表面を酸化して銅酸化膜5を形成する(図1(b))。そして、形成された銅酸化膜5をエッチング除去して荒れない(白濁していない)表面を形成し、この表面にバリアメタル層4を形成する(図1(c))。

【0015】(2) シングルダマシンについて

図4は、多層配線が形成された半導体基板の断面図である。半導体基板20の上にはシリコン酸化膜などの層間絶縁膜21、25、29が順次積層形成されている。各層間絶縁膜21、25、29には、配線溝、コンタクト孔が形成され、その中に下層配線、コンタクト配線、上層配線がそれぞれ形成されている。いずれも、層間絶縁膜に配線溝もしくはコンタクト孔を形成してから、これらの内部及び層間絶縁膜表面にバリアメタル層を形成し、その上に銅もしくは銅を主成分とする合金膜を堆積させ、これをCMP方法などにより研磨して表面を平坦化し、配線溝もしくはコンタクト孔にバリアメタル層に包まれた銅膜を埋め込む。その後、本発明の方法に従って、銅膜の表面を酸化し、形成された銅酸化膜をエッチング除去して荒れない(白濁していない)表面を形成し、この表面にバリアメタル層を形成する。すなわち、本発明は、半導体装置の多層配線構造において、バリアメタル層24、28、32の形成に適用される。

【0016】層間絶縁膜21に埋め込まれる下層配線は、配線溝の側壁に形成されたバリアメタル層22と、配線溝に埋め込まれ、バリアメタル層22に包まれた銅膜23と、銅膜23の表面を被覆するバリアメタル層24から構成されている。下層配線に電氣的に接続され、層間絶縁膜25に埋め込まれるコンタクト配線は、配線溝の側壁に形成されたバリアメタル層26と、配線溝に埋め込まれ、バリアメタル層26に包まれた銅膜27と、銅膜27の表面を被覆するバリアメタル層28から構成されている。コンタクト配線に電氣的に接続され、層間絶縁膜29に埋め込まれる上層配線は、配線溝の側壁に形成されたバリアメタル層30と、配線溝に埋め込まれ、バリアメタル層30に包まれた銅膜31と、銅膜31の表面を被覆するバリアメタル層32から構成され

ている。下層配線の銅膜23の表面にはバリアメタル層24が形成されているので、配線上部からの銅の拡散を抑制することができる。また、表面が荒れないため、表面散乱などの影響が少なく、実抵抗の上昇が小さい。また、コンタクトを形成した後の電荷の集中が抑制されるため、エレクトロマイグレーションを起こしにくいという効果もある。

【0017】(3) デュアルダマシンについて

図5は、多層配線が形成された半導体基板の断面図である。半導体基板40の上にはシリコン酸化膜などの層間絶縁膜41、45が順次積層形成されている。各層間絶縁膜41、45には、配線溝、コンタクト孔が形成され、その中に下層配線、コンタクト孔及び上層配線がそれぞれ形成されている。いずれも、シングルダマシンの場合と同じように、層間絶縁膜に配線溝もしくはコンタクト孔を形成してから、これらの内部及び層間絶縁膜表面にバリアメタル層を形成し、その上に銅もしくは銅を主成分とする合金膜を堆積させ、これをCMP方法などにより研磨して表面を平坦化し、配線溝もしくはコンタクト孔にバリアメタル層に包まれた銅膜を埋め込む。その後、本発明の方法に従って、銅膜の表面を酸化し、形成された銅酸化膜をエッチング除去して荒れない(白濁していない)表面を形成し、この表面にバリアメタル層を形成する。すなわち、本発明は、半導体装置の多層配線構造において、バリアメタル層44、48の形成に適用される。

【0018】層間絶縁膜41に埋め込まれる下層配線は、配線溝の側壁に形成されたバリアメタル層42と、配線溝に埋め込まれ、バリアメタル層42に包まれた銅膜43と、銅膜43の表面を被覆するバリアメタル層44から構成されている。下層配線にコンタクト配線を介して電氣的に接続され、層間絶縁膜45に埋め込まれる上層配線は、配線溝とこの溝と連続的に形成されたコンタクト孔の側壁に形成されたバリアメタル層46と、配線溝及びコンタクト孔に埋め込まれ、バリアメタル層46に包まれた銅膜47と、銅膜47の表面を被覆するバリアメタル層48から構成されている。本発明を適用するとシングルダマシンと同じような効果が得られる。以上、半導体装置の多層配線構造の形成に適用した本発明の実施例を以下に説明する。

【0019】まず、図6乃至図8を参照して第1の実施例を説明する。本発明の特徴は、表面を荒らすことなく、銅膜をエッチングする方法を発見したことにある。つまり、銅膜表面にアンモニア錯体を含む酸化膜を形成し、それをエッチング除去する方法である。具体的には、アンモニア水と過酸化水素水の混合液をpH=8~10もしくは9~10の間に調整することにより銅をエッチングすることなく表面に比較的厚い酸化膜を形成し、この酸化膜を希塩酸などの酸化力のない酸や希アンモニア水などのアルカリでエッチング除去する方法であ

る。前述の通り、通常のアンモニア水と過酸化水素水との混合液(SC1)は、銅をエッチングし、その時のpHは、10.5~11程度である。発明者の実験により、pHが10以下の時は表面に酸化膜が形成され、10を超えると銅がエッチングされるという特性があることがわかった。

【0020】そこで、pHを調整したSC1に1分間浸すことにより表面に酸化膜を形成し、希塩酸で酸化膜を選択的にエッチングした際の銅のエッチング量を図6に示す。図6は、縦軸がエッチング量(nm)を表わし、横軸がpHを表わす。図6に示したように、約18%の過酸化水素水に浸した場合も銅表面に酸化膜が形成されるが、その時のエッチング量は約4nmであった。ところが、アンモニア水を加えてpH=7に中和された時は、ほとんど酸化されなかった。さらにアンモニア水を加え、pHが8を超えるあたりからエッチング量が増加し、pH=10程度では11~12nmになった。さらに、pHが10を超えると、深青色のアンモニア錯イオンを作って溶解した。なお、図7(a)は、処理前の銅表面、(b)pHが9.5のアンモニア水と過酸化水素水の混合液で1分間酸化した後に塩酸で酸化膜をエッチングした後の銅表面、図8(a)は、pHが10.2のアンモニア水と過酸化水素水の混合液でエッチングされた銅の表面及び参考に図8(b)は、塩酸と過酸化水素水との混合液(80℃)で銅をエッチングした時の表面のそれぞれのSEM像を示す。この図から、pHを調整したアンモニア水と過酸化水素水との混合液を用いることにより銅表面を荒らすことなくエッチングされることがわかる。

【0021】リソグラフィーの際の位置合わせを確実に行うためには30~50nmのエッチングが望ましく、エッチング時間もなるべく短いことが望ましい。比較的厚く酸化することが可能だと思われている過酸化水素水のみでの処理を行ったとしても50nmエッチングするには12~13分は処理の時間が必要となる。したがって、pH=8~10、望ましくは9~10の液で処理すると良い。とくにpH=10近くの液を用いることにより約4分の処理で50nmのエッチングが可能となる。しかし、ただ単にpHを調整すれば良いわけではない。すなわち、図6に示したように、例えば、過酸化水素水とKOHの混合や過酸化水素水とコリンの混合によりpHを9~10.5に調整した液に銅を浸してもほとんど酸化されない。つまり、アンモニアを用いることが重要である。

【0022】次に、第2の実施例を説明する。第1の実施例でも述べたように、銅のエッチング量としては、30nm~50nmが望ましい。ところが、pHを10に調整したSC1に銅を浸しても1分で12nmしかエッチングできない。そこで、この実施例では、さらにエッチング量を増やしなが

ら説明する。これは、一旦過酸化水素水のみからなる溶液あるいはpH=8~10のSC1に浸して表面に酸化膜を銅膜に形成し、引き続いてこの銅膜をpH=10~11のSC1に浸す方法である。pH=10~11というのは、通常ならばエッチングされる条件であるにもかかわらず、あらかじめ表面に酸化膜を形成しておくことによって、さらに厚い酸化膜が形成される。例えば、過酸化水素水(35%):アンモニア水(35%):純水=10:3:100の混合比で混合するとpH=10となり、この液に銅膜を30秒間浸した後、続いて組成比を1:1:10(pH=10.5)に変えた溶液に1分30秒間浸して厚い酸化膜を銅膜上に形成し、ついで希塩酸によりアンモニア錯体を含む酸化膜のみをエッチングすると、銅のエッチング量は50nmとなる。これは、第1の実施例の液に処理時間の合計である2分間浸した場合の約2倍のエッチング量となるため処理の短時間化を十分図ることができる。

【0023】次に、図9及び図10を参照して第3の実施例を説明する。この実施例では、例えば、図1の埋め込み銅配線や図3乃至図5に示されている下層配線を対象として実際の銅配線のエッチングを行う。pH=10に調整したSC1(過酸化水素水:アンモニア水:純水=10:3:100)に1分間浸した後、20%塩酸を50倍希釈した希塩酸で表面の酸化膜を除去することを3回繰り返して銅を約35~40nmエッチングした0.25μmのライン&スペース配線の断面図を図9に示す。図9には、半導体基板50の上に形成された層間絶縁膜51が形成されており、この層間絶縁膜51にはバリアメタル層52が側壁に堆積された配線溝54が形成されている。銅膜53は、この配線溝54の中に埋め込まれている。このような構造の銅配線に対して、上記のように酸化膜の形成及びエッチング処理を行って荒れのない表面を形成する。この後、荒れのない表面上に第2のバリアメタルとしてTa₂NやWNをスパッタリング法やCVD法などにより堆積させ、CMP処理を行うことによりバリアメタル層55が形成される。

【0024】図9に示すように、銅膜53をエッチングして形成された荒れのない表面は、配線溝54の側壁に近いほどエッチング量が多く、いわゆる配線の肩が落ちた断面形状になっている。したがって、その上に形成されているバリアメタル層55は、配線溝54の側壁に近いほど膜が厚くなっている。このような形状は、本発明を実施する場合にはメリットになることが多い。すなわち、図10は、このメリットを説明する模式断面図である。図10(a)は、図9に示す配線の肩が落ちた状態の銅配線を示し、図10(b)は、銅配線を被覆するバリアメタル層がほぼ一様に銅配線表面が端部までほぼ平坦に形成された状態の銅配線を示している。上層配線を下層配線に接続するコンタクト配線を形成するために下層配線の上に堆積された層間絶縁膜にコンタクト孔(ビ

ア)を形成する必要がある。図に示すように、コンタクト配線を形成するためにコンタクト孔を銅配線上面に形成されたバリアメタル層上に形成すると、コンタクト孔を形成するエッチング領域が合わせズレによって層間絶縁膜の一部入り込むことがある。このような状態で下層配線のバリアメタル層を被覆する層間絶縁膜をエッチングすると、層間絶縁膜(シリコン酸化膜)のエッチングレートは銅膜のエッチングレートより大きいので層間絶縁膜のエッチングが進んで、この部分が大きくエッチングされて、図10(a)、図10(b)に破線で示したように開口する。

【0025】図10(a)は、深い部分の径がaであり、深さがbである。図10(b)は、深い部分の径がa'であり、深さがb'である。エッチングレートは材料によって決まるので、b'=bである。図10(a)の配線の肩が落ちている場合は、深い部分の径が図10(b)の表面が平坦な場合の径より大きくなっている(a>a')。つまり、図10(b)の深い部分は、ポケットのようになっており、したがって、この部分のアスペクト比(b'/a')は、図10(a)の深い部分のアスペクト比(b/a)より著しく高い。したがって、図10(b)のコンタクト孔にバリアメタル層を堆積させること、コンタクト孔に銅を埋め込む方法としてメッキ法を用いる場合にそのシード銅膜を形成することなどが困難であるのに対し、図10(a)のコンタクト孔にバリアメタル層を堆積させ、シード銅膜を堆積させることは容易になし得る。もちろん、これは、銅に限ったことではなく、半導体装置のあらゆる配線やコンタクトの金属膜にもあてはまるし、金属膜上にバリアメタルが埋め込まれているのではなく、全面にバリア層が形成されている場合もしくは直接層間絶縁膜が堆積されている場合にも適用できる。

【0026】次に、第4の実施例を説明する。pH=1.0に調整したSC1(過酸化水素水:アンモニア水:純粋=10:3:100)に30秒間浸した後、pH=1.0.5(混合比1:1:10)のSC1に1分30秒浸して表面を酸化した銅配線を、35%アンモニア水を純水で3/10に希釈した希アンモニア水で表面の酸化膜を除去することにより、約50nmのエッチングが可能になる。この後、第3の実施例と同様に、上層に第2のバリアメタル層としてTa₂N₅やWNをスパッタリング法により堆積させ、CMP法により研磨する図3に示すような配線構造を形成することができる。

【0027】次に、図11を参照して第5の実施例を説明する。この実施例では、本発明を適用した銅配線の形成工程を説明する。図11は、銅配線の形成工程を説明するプロセス図である。図に示すように、銅配線の形成プロセスは、まず、①層間絶縁膜に配線溝を形成する。次に、②配線溝の底面及び側面にTa₂N₅、WN、TiNなどの導電性窒化物からなるバリアメタル層をスパッタ

リング、CVDなどにより堆積させる。次に、③Cuをスパッタリング、メッキ、CVDなどにより配線溝に埋め込むように堆積させる。次に、④CuのみもしくはCu及びバリアメタル層をCMP法により研磨して層間絶縁膜に埋め込みCu配線を形成する。次に、⑤CMP後のウェハ洗浄を行う。その後必要に応じて、⑥ベベル・裏面Cuエッチング及び洗浄を行う。そして、最後に、⑦本発明のCuのリセス処理を行うというものである。本発明の薬液は、Cu表面を酸化膜を形成することにより保護しながら研磨することが可能なため、Cu-CMPのスラリーとしても用いることができる。また、通常のCMP後には同一の製造装置もしくは別の装置においてロールスポンジやベンシルスポンジといった物理的な洗浄を行っているが、この際に用いる薬液がアルカリ性の際にはパーティクルの洗浄効果が高いことはよく知られている。本発明の薬液もpHがアルカリ側であるため、CMP後の砥粒(アルミナやシリカなど)残りを除去するための洗浄を行う際に用いても効果がある。

【0028】また、スパッタリングやCVD法を用いるとウェハのベベル部や裏面にもCuが堆積される。スパッタリング法やCVD法により堆積されたCuをシードとしてメッキ法により堆積させる場合、ベベル部に堆積されたCuは、電極として用いられるが、メッキ後にはベベル部のCuは不要となる。ウェハのベベルや裏面は、半導体装置を製造する際に様々な装置が搬送やチャックするために接触する部分である。そのような部分にCu汚染がある場合には、製造装置を介して他のウェハをも汚染してしまう可能性がある。従って、Cu-CMP後にウェハベベルや裏面についたCuをエッチング・洗浄する必要がある。これは、CMP前に行ってもよいが、CMPの際に再びベベルや裏面がCuで汚染されてしまうため、CMP後の方が望ましい。裏面とベベル部を同時にエッチング洗浄するために、回転式の枚葉装置においてウェハを回転させながら、裏面側から塩酸と過酸化水素水の混合液、硝酸、熱濃硫酸、リン酸といった酸化力のある酸などのCuを溶解することができる薬液を吐出して処理を行うと良い。しかしながら、このような方法でエッチングを行うと、処理後に表面のデバイス部分のCuがウェハエッジ付近のみ酸化されてしまうという問題がある。これは、薬液中から気化したり、エッチング中に発生するHCl、NO_x、SO_xといったガスがCu表面に残留することによって酸化を促進しているためだと思われる。

【0029】このような酸化膜を除去するために塩酸や希硫酸といった酸化力の弱い酸で処理を行うが、これにより酸化されたウェハエッジ付近のみCu膜厚が薄くなってしまうという問題がある。これを回避するためにウェハを回転させながら、表面側から純水を流しつつベベル部のみに薬液を吐出するノズルを設けてベベル部を処理し、同時に裏面からも薬液を吐出することにより裏面

を処理するという方法が採られる場合もある。しかし、これはハード面からは専用のノズルを設けなければいけないために製造装置の構造が複雑になり装置の価格も高価になるという問題があり、且つプロセス面からも表面から純水を流さなければいけないために薬液を回収・循環してエッチング液として再使用することができず、薬液使用量が増加するという問題がある。ところが、本発明の方法によりCMP後のCu表面にあらかじめ厚めの酸化膜を形成しておく、裏面からの薬液処理のみでも上述したような問題が起こらない。従って、Cu配線を形成する場合において、図11のCu-CMP工程

(4)からCuリセス工程(7)の全工程において同じ薬液を用いることができ、全行程を同一装置内で処理することが可能になる。

【0030】同じ薬液を用いることができるということは、半導体装置を製造する際に構造が簡略化できるというメリットがあることであり、同一製造装置内で処理を連続的に行うことができるというのは、各工程毎に一々乾燥させる必要がないためスループット向上というメリットがあることである。例えば、図14は、上記同一チャンパー内で行われる半導体製造装置の概略断面図であり、図11に示すプロセスを用いて銅配線の形成工程を説明する。まず、①層間絶縁膜に配線溝を形成する。次に、②配線溝の底面及び側面にバリアメタル層を堆積させる。次に、③Cuをメッキにより配線溝に埋め込むように堆積させる。この工程はCuメッキ槽61で行う。次に、④CuのみもしくはCu及びバリアメタル層をCMP装置62内でCMP法により研磨して層間絶縁膜に埋め込みCu配線を形成する。この工程は、CMP装置62で行う。次に、⑤CMP後のウエハ洗浄をCMP後洗浄装置63内で行う。その後⑥ベベル・裏面Cuエッチング及び洗浄を行う。この工程はエッチング槽64で行う。そして、⑦Cuのリセス処理をエッチング槽64で行う。これらのCuメッキ槽61、CMP装置62、CMP後洗浄装置63、エッチング槽64及び処理槽65は、1つのチャンパー60に配置されてこの銅配線の形成工程を実施することができる。

【0031】このチャンパー60では、各内部装置の内、Cuメッキ槽61及びエッチング槽64からの排液を処理槽65に集めて、銅濃度をモニターし、オゾンなどの酸化剤を除き、硫酸濃度の調整を行い、これをメッキ槽61に戻す。このように、本発明に係る半導体製造装置では資源のリサイクルが可能になる。

【0032】図15の半導体製造装置の概略断面図に示すように、図14の半導体製造装置は、メッキ槽61、エッチング槽64及び処理槽65を備えている。処理槽65は、濃度調整部とメッキ液を調整するメッキ液部とからなり、エッチング槽64からの排液を純水や塩・錯体を形成する成分などを濃度調整部に供給しつつ調整し、調整した液をメッキ液部に供給してメッキ液を形成

する。そして、これをメッキ槽(メッキチャンパー)61に供給する。エッチングチャンパー64からの排液がメッキチャンパー61からの使用済みメッキ液に対して少量の場合は、エッチングチャンパー64からの排液のみを調整して、使用済みメッキ液は直接メッキ液部に回収しても良い。メッキ処理を同一装置内に組み込む際には、用いるメッキ液が硫酸銅水溶液ならば硫酸、シアン化銅水溶液ならばシアン化水素酸といったように、銅や酸化銅をエッチングした後の溶液がメッキ液と同じ成分になるようにすると良い。これは、エッチングの薬液と使用済みのメッキ液の中に含まれる成分がほぼ同じであるために、同時に排液処理を行うことができるというメリットがあるからである。また、エッチング後の薬液を用いて再びメッキを行うことで、非常に銅の利用効率の高いプロセスを作り上げることができる。

【0033】ただし、希硫酸やシアン化水素酸のように酸化力の弱い酸のみでは、金属銅をエッチングするのは困難である。そこで酸化力を付与するための酸化剤として、反応後もしくは分解後に水や酸素となる過酸化水素やオゾンを用いるのがよい。例えば、メッキ液に10%の硫酸銅水溶液を用いる場合には、10%の硫酸(+過酸化水素もしくはオゾン)で銅もしくは銅酸化物をエッチングし、エッチング液中の銅濃度をイオン濃度や重量、吸光度などでインラインでモニターして10%を超える程度になるまで回収・循環して使用する。もちろん、メッキ液と異なる濃度の硫酸を使用しても良いし、循環しなくても良い。なお、銅濃度のみを濃くすることは難しいため、銅濃度が硫酸の濃度以上になるようにすることが望ましい。最終的には、エッチング液中の過酸化水素やオゾン活性炭フィルターやUVランプ照射等により完全に分解し、銅濃度や硫酸濃度をモニターしながら、硫酸や純水の添加を行ったり、加熱処理や逆浸透膜のような半透膜を用いた処理などで濃縮したりすることにより目的の10%の硫酸銅水溶液を作成する。その後メッキに必要な添加剤等を添加してメッキに使用する。この時、使用済みメッキ液も同時に濃度調整などの処理を行っても良いし、濃度を調整した液をメッキ液に少量ずつ添加しても良い。もちろん、濃度モニターや酸化剤除去機構、薬液濃縮機構は上述したものに限らず、何を用いても良い。このエッチング後の溶液をメッキ液として再利用するプロセス及び装置は銅に限らず、メッキを行うことができるAu、Ag、Tiなどの金属をはじめあらゆる物質に用いることができる。

【0034】次に、図12を参照して第6の実施例を説明する。図12は、Cuリセス時のアンモニア処理におけるウエハの配線抵抗のウエハ回転数依存性を説明する特性図である。この実施例では、Cuリセス工程において、回転式の枚葉装置を用い、(1)・NH₄OH:H₂O₂:DIW(30:100:1000)、60秒、1000rpm、(2)・NH₄OH:H₂O₂:DI

W (100:100:100)、60秒、1000rpm、(3)・HCl (30:1000)、5秒、1000rpmの処理を行うと約50nmのCuリセスができる。しかし、塩酸処理で終了したCu表面は酸化が速い。Cu表面が酸化されてしまうと、配線として使用できる実効的なCuが減少し、配線断面積も低下するため配線抵抗が上昇するという問題がある。また、Cu表面と上部バリアメタルとの間にCuの酸化膜が形成されてしまうと、デバイスの上部のピアとのコンタクト抵抗が上昇したり、容量を有するために遅延の原因になったりする可能性がある。また、プロセス的にも上部バリアメタルを形成する際に、リセス処理後の時間を管理して迅速に上部バリアメタルを堆積しなければいけないとか、CMPの際にハグレが発生する可能性があるといった問題がある。

【0035】ところが、塩酸処理の後にアンモニア水による処理を行うと、酸化が抑制されることがわかった。しかしながら、アンモニア水は、Cuをエッチングしてしまうため、過度の処理は表面を荒らす原因となる。アンモニア水によるCuエッチングに回転式の攪拌装置を用いると、回転数に依存したエッチング特性を示すことがわかった。次のグラフは、8インチのシリコンウェハ上に幅0.35μmのCu配線(配線抵抗約342mΩ)をウェハ面内19チップに形成した後、Cuを3.5%アンモニア水で10分間のエッチングを行った後の配線抵抗(Ω)をウェハ回転数をパラメータとしてプロットしたものである。配線のCuがエッチングされて断面積が小さくなれば抵抗は上昇する。3×10⁴ mΩというのはCuが完全にエッチングされてしまったことを示している。その時、ウェハ面内でエッチングの均一性が悪いと抵抗上昇分のバラツキが大きくなり、均一性が良いと小さい。1000rpm以上になるとバラツキが小さくなっていき、1475rpm付近で最小値を取り、1600rpmでおよそ1000rpmと同等のバラツキになることがわかる。

【0036】また、2000rpmでのエッチングも行ったが、この場合には400nmのCuが完全にエッチングされてしまった。表面のみに処理を施したいため、このようにエッチングレートが速い条件では処理することは望ましくない。1600rpmより回転数をあげていくと、エッチングレートも上昇していくことが予想されるため、処理の条件としては1600rpm以下にするのが良い。従って、酸化抑制のためのアンモニア処理は1000rpm以上1600rpm以下の範囲で行うことが望ましい。そこで、上記リセスプロセス後に実際にアンモニア処理を行ったところ、クリーンルーム雰囲気処理後24時間保管した後のCu表面は塩酸仕上げのものは茶褐色に酸化されてしまっていたのに対し、アンモニア仕上げのものは処理前と同レベルの金属光沢を有していた。処理条件は、(1)・NH₄OH:H₂O

2:DIW (30:100:1000)、60秒、1000rpm、(2)・NH₄OH:H₂O₂:DIW (100:100:100)、60秒、1000rpm、(3)・HCl (30:1000)、5秒、1000rpm (4)・NH₄OH:DIW (30:1000)、5秒、1475rpmとした。

【0037】

【発明の効果】本発明は、以上の構成により、これまで困難であった表面を荒らさない銅のエッチングが可能になり、安全で安価な薬液による酸化及びエッチングが短時間で行え、その結果、配線構造の表面に被覆されるバリアメタル層が安定して形成されるようになる。

【図面の簡単な説明】

【図1】本発明の半導体装置の製造工程を説明する半導体基板の断面図。

【図2】本発明の半導体装置の製造工程を説明する半導体基板の断面図。

【図3】本発明の半導体装置の製造工程を説明する半導体基板の断面図。

【図4】本発明の多層配線が形成された半導体基板の断面図。

【図5】本発明の多層配線が形成された半導体基板の断面図。

【図6】pHを調整したSC1に1分間浸すことにより表面に酸化膜を形成し希塩酸で酸化膜を選択的にエッチングする際の銅エッチング量を示す特性図。

【図7】エッチング前の銅表面と、本発明のエッチング方法で銅をエッチングした時の表面のそれぞれのSEM像を示す図。

【図8】塩酸と過酸化水素水との混合液及びアンモニア水と過酸化水素水との混合液(pH=10.2)で銅をエッチングした時の表面のそれぞれのSEM像を示す図。

【図9】本発明の層間絶縁膜に形成された配線溝の銅配線の表面形状を説明する半導体基板の断面図。

【図10】本発明の効果を説明する半導体基板の模式断面図。

【図11】本発明の効果を説明する半導体基板の模式断面図。

【図12】Cuリセス時のアンモニア処理におけるウェハの配線抵抗のウェハ回転数依存性を説明する特性図。

【図13】従来の埋め込み配線構造を示す半導体基板の断面図。

【図14】本発明の半導体装置の製造方法を実施する半導体製造装置の概略断面図。

【図15】本発明の半導体装置の製造方法を実施する半導体製造装置のリサイクルを説明する概略断面図。

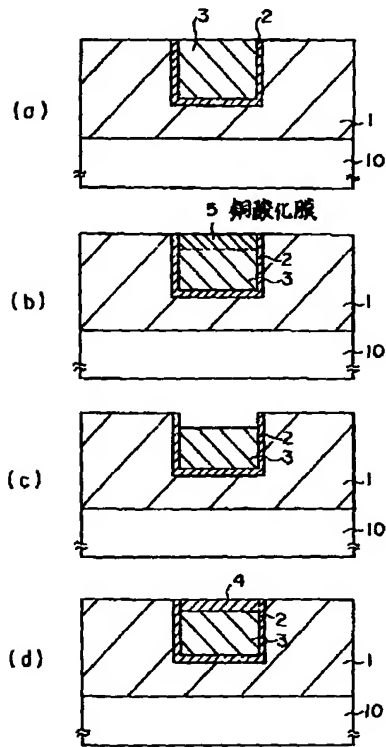
【符号の説明】

1、11、12、21、25、29、41、45、51、101・・・層間絶縁膜、2、4、6、13、1

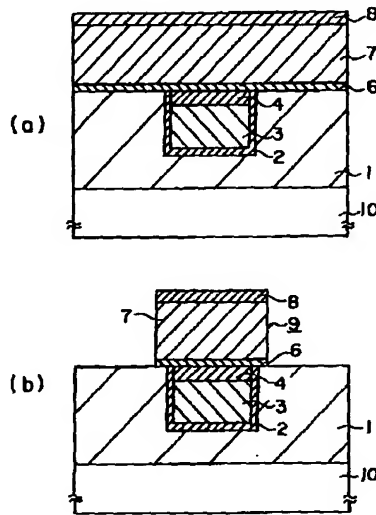
5、22、24、26、28、30、32、42、4
 6、52、55、102・・・バリアメタル層、3、
 7、14、23、27、31、43、47、53、10
 3・・・銅膜、5・・・銅膜表面に形成された銅酸化
 膜、8・・・ストッパー膜、9・・・ピラー配線

(コンタクト配線)、10、20、40、50、100
 ・・・半導体基板、60・・・チャンパー、61・
 ・・・Cuメッキ槽、62・・・CMP装置、63・
 ・・・CMP後洗浄装置、64・・・エッチング槽、
 65・・・処理槽。

【図1】



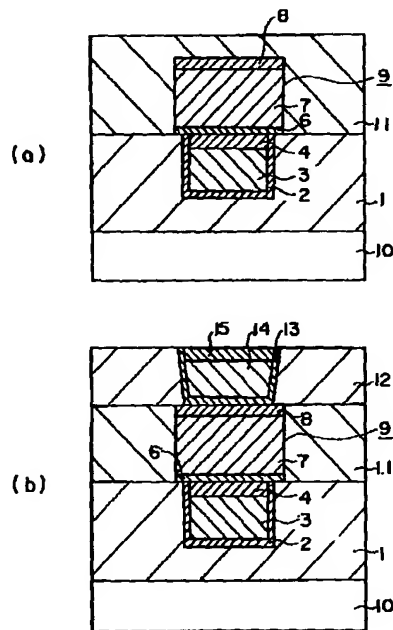
【図2】



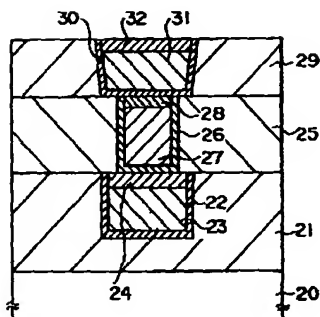
【図7】



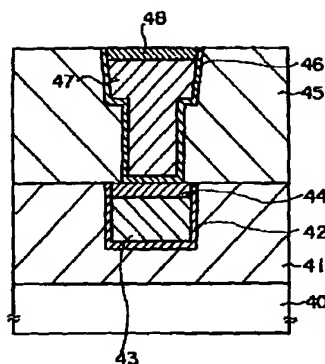
【図3】



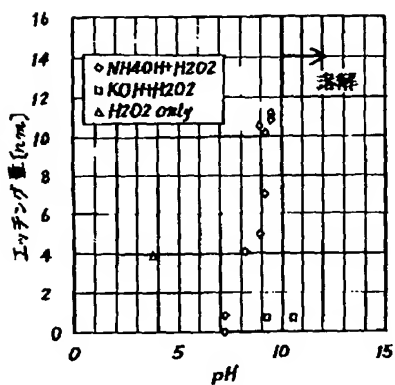
【図4】



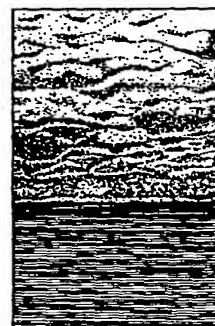
【図5】



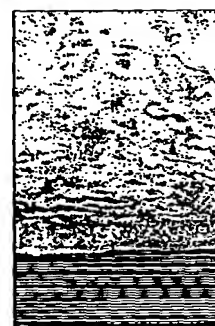
【図6】



【図8】

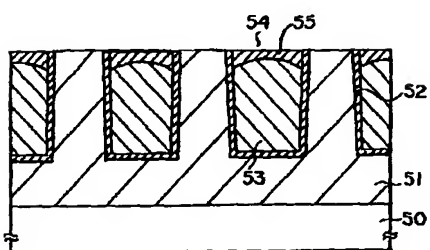


(a)

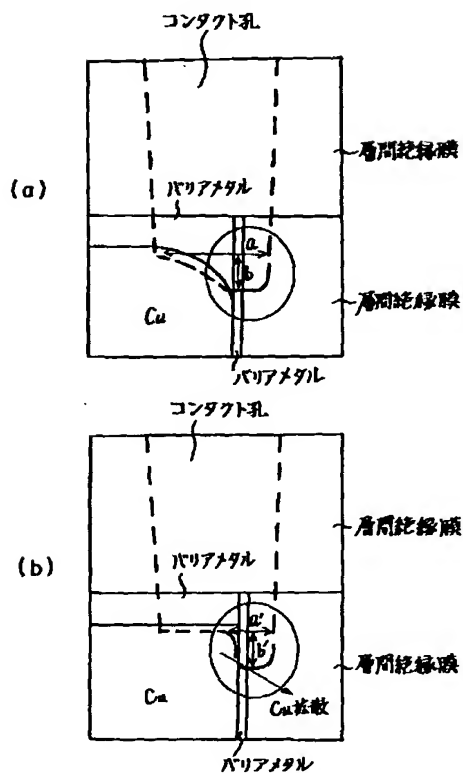


(b)

【図9】

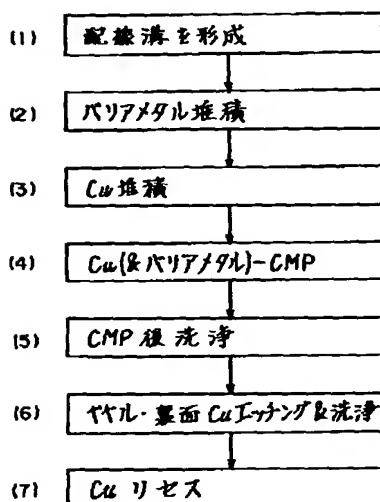


【図10】

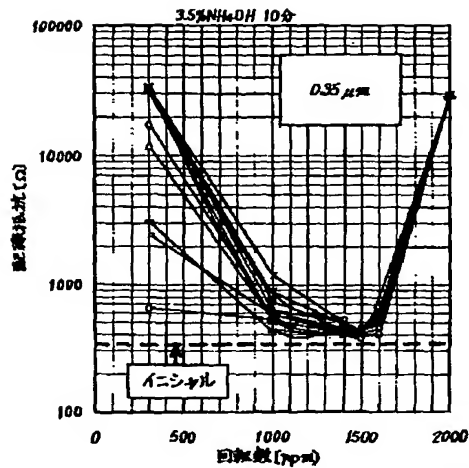


【図11】

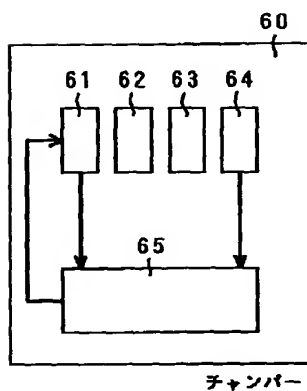
Cu配線の形成プロセス



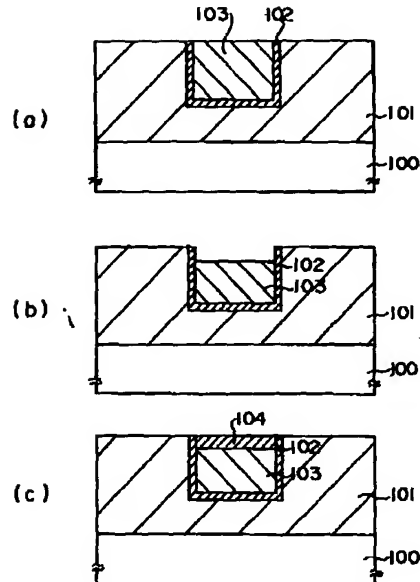
【図12】



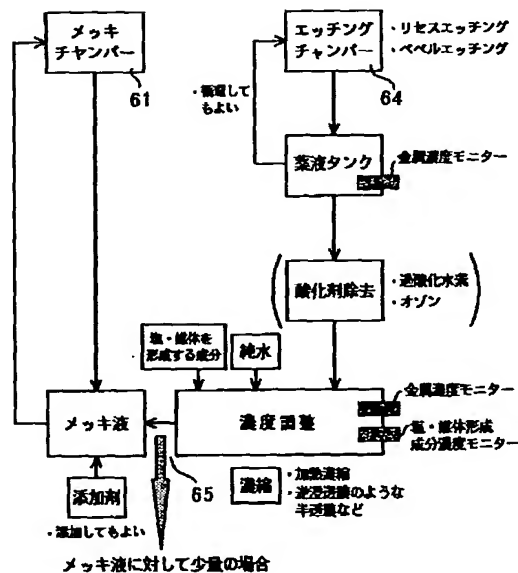
【図14】



【図13】



【図15】



【手続補正書】

【提出日】平成12年1月27日(2000. 1. 27)

【補正内容】

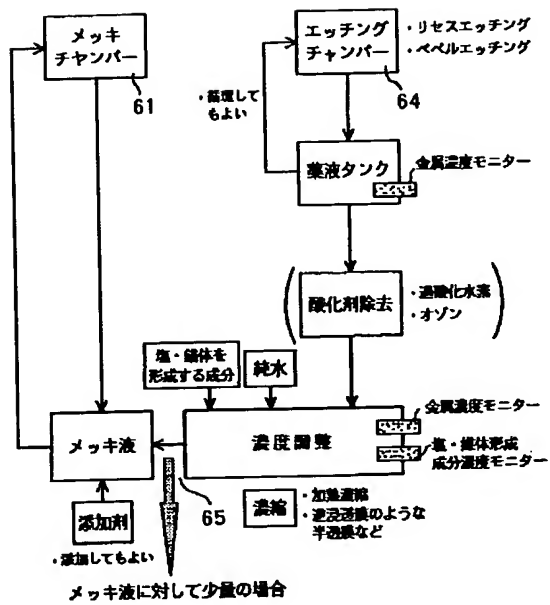
【図15】

【手続補正1】

【補正対象書類名】図面

【補正対象項目名】図15

【補正方法】変更



【手続補正書】

【提出日】平成12年1月31日(2000. 1. 31)

【手続補正1】

【補正対象書類名】図面

【補正対象項目名】図15

【補正方法】変更

【補正内容】

【図15】

